



PROGRAMMAZIONE DIDATTICA

Mod. MQ08A04 Rev. 0

A.S. 2025/26

SEZ. 5 – CONTENUTI SVOLTI

1	Architettura di von Neumann
2	Classificazione dei sistemi
3	Funzioni dell'elaboratore
4	Architettura interna di una generica CPU
5	I registri
6	L'Unità di Controllo (Control Unit, CU)
7	L'Unità Aritmetico-Logica (Arithmetic Logic Unit, ALU)
8	La Cache
9	Bus interni
10	Il clock
11	Architettura esterna di una CPU
12	Prestazioni di un microprocessore
13	Evoluzione delle architetture x86
14	Processori Multi-Core
15	Architetture di calcolatori
16	CISC e RISC
17	Tecnica della pipeline
18	La memoria centrale
19	Le memorie secondarie
20	Gerarchie delle memorie
21	La classificazione delle memorie
22	Concetti generali di periferiche
23	Periferiche di Input
24	Periferiche di Output
25	Le architetture Arm
26	I bus serie e parallelo
27	I bus della scheda madre: sata, HDMI, USB, firewire, PCI
28	Cos'è una rete
29	Fondamenti di reti di telecomunicazioni
30	Il segnale analogico
31	Il segnale digitale
32	Modulare e demodulare
33	Il canale e la sua multiplazione
34	Caratteristiche di una trasmissione dati (simplex e duplex)
35	Throughput e Bandwidth
36	I mezzi trasmissivi nelle reti: il cavo coassiale, il doppino telefonico e il cavo ethernet
37	Generalità sulla fibra ottica, Sistema di trasmissione ottico, Vantaggi e svantaggi delle fibre ottiche, l'attenuazione nella fibra ottica
38	Apparati di rete: La scheda di rete, Hub, Switch, Bridge, Router e Access point, ripetitori
39	Programmazione in assembly: l'ambiente di simulazione EMU8086
40	Programmazione in assembly: indirizzamenti immediati, diretti e indiretti
41	Programmazione in assembly: le variabili
42	Programmazione in assembly: i principali costrutti
43	Programmazione in assembly: gli interrupt
44	Educazione civica: IOT e Machine learning per casa green